

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-102453
(P2014-102453A)

(43) 公開日 平成26年6月5日(2014.6.5)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/28 (2013.01)	G09G 3/28 W	2H193
G09G 3/20 (2006.01)	G09G 3/20 612U	5C058
G02F 1/133 (2006.01)	G09G 3/20 622L	5C080
H04N 5/66 (2006.01)	G09G 3/20 631B	5C580
	G09G 3/20 631U	

審査請求 未請求 請求項の数 6 O L (全 14 頁) 最終頁に続く

(21) 出願番号 特願2012-255937 (P2012-255937)
(22) 出願日 平成24年11月22日 (2012.11.22)

(71) 出願人 504133110
国立大学法人電気通信大学
東京都調布市調布ヶ丘一丁目5番地1
(74) 代理人 100107766
弁理士 伊東 忠重
(74) 代理人 100070150
弁理士 伊東 忠彦
(72) 発明者 志賀 智一
東京都調布市調布ヶ丘一丁目5番地1 国立大学法人電気通信大学内
(72) 発明者 鈴木 千晴
東京都調布市調布ヶ丘一丁目5番地1 国立大学法人電気通信大学内
Fターム(参考) 2H193 ZF16 ZF21 ZF31

最終頁に続く

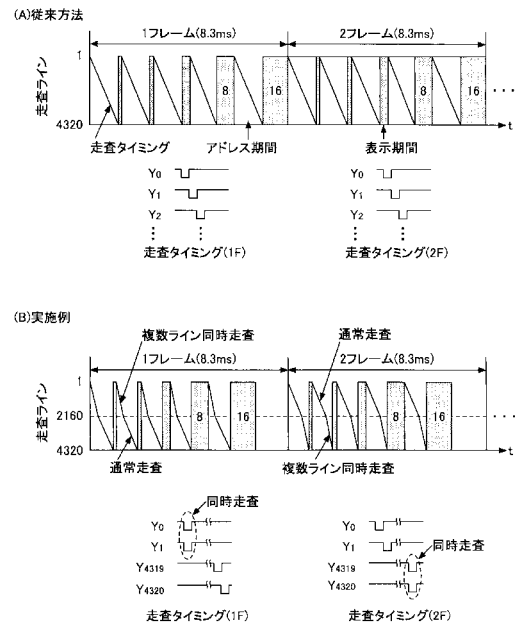
(54) 【発明の名称】 表示装置および表示方法

(57) 【要約】

【課題】 画素単位で表示を行う表示装置において、アドレス期間の短縮と画質維持を両立する。

【解決手段】 マトリクス状に画素が配置される表示画面を有し画素単位の階調表示を行う表示装置において、連続する2フレーム分の画像データを取り込み、前記2フレームのうち、1フレーム目で前記表示画面の第1領域で複数ライン同時走査を行ない、残りの第2領域で線順次走査を行ない、2フレーム目で前記表示画面の前記第1領域で線順次走査を行ない、前記第2領域で複数ライン同時走査を行なう。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

マトリクス状に配置される複数の画素を有する表示部と、
連続する 2 フレーム分の画像データを取り込み、前記 2 フレーム分の画像データの画素値を決定するデータ決定部と、

決定された画素値に基づいて前記表示部を駆動する駆動回路と、

前記データ決定部で決定された画素値を 1 フレームごとに受け取り、画素ごとに、前記決定された画素値を階調表示するデータに変換し、前記変換されたデータを前記駆動回路に出力する変換部と、

を備え、

前記データ決定部は、前記 2 フレーム分の画像データのうち、1 フレーム目で前記表示部の第 1 領域に含まれる画素と、2 フレーム目で前記表示部の残りの第 2 領域に含まれる画素について、連続する複数の走査ラインにわたって前記走査ラインと直交する同じ列に並ぶ画素が同一の画素値をとるように画素値を決定し、前記 1 フレーム目の前記第 2 領域に含まれる画素と、前記 2 フレーム目の前記第 1 領域に含まれる画素に対して、各走査ラインの順次走査を許容する画素値を決定する

ことを特徴とする表示装置。

【請求項 2】

前記データ決定部は、前記 1 フレーム目の前記第 2 領域に含まれる画素と、前記 2 フレーム目の前記第 1 領域に含まれる画素に対し、前記 2 フレーム目の前記第 2 領域と、前記 1 フレーム目の前記第 1 領域で前記同一の画素値が決定されたことにより生じる誤差を補正する補正值を決定することを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記データ決定部は、前記誤差の補正が前記表示装置の階調レベルの範囲内で可能な場合は、前記走査ラインと直交する同じ列に並ぶ画素の画素値の平均または平均近傍の値を前記同一の画素値として決定し、前記誤差の補正が前記階調レベルの範囲を逸脱する場合は前記誤差を最小にする補正值を決定することを特徴とする請求項 2 に記載の表示装置。

【請求項 4】

前記表示装置は複数の走査電極を有し、

前記駆動回路は、前記データ決定部で決定された画素値に基づいて、前記 1 フレーム目で前記表示部の前記第 1 領域で連続する複数の走査電極に対して同時に走査パルスを印加し、前記第 2 領域の各走査電極に対して異なるタイミングで走査パルスを印加し、前記 2 フレーム目で、前記第 1 領域の各走査電極に異なるタイミングで走査パルスを印加し、前記第 2 領域で前記連続する複数の走査電極に対して同時に走査パルスを印加することを特徴とする請求項 1 ~ 3 のいずれかに記載の表示装置。

【請求項 5】

マトリクス状に画素が配置される表示画面を有し階調表示を行う表示装置において、連続する 2 フレーム分の画像データを取り込み、

前記 2 フレームのうち、1 フレーム目で前記表示画面の第 1 領域で複数ライン同時走査を行ない、残りの第 2 領域で線順次走査を行ない、

2 フレーム目で前記表示画面の前記第 1 領域で線順次走査を行ない、前記第 2 領域で複数ライン同時走査を行なう、

ことを特徴とする表示方法。

【請求項 6】

前記 2 フレーム分の画像データのうち、1 フレーム目の前記第 1 領域に含まれる画素と 2 フレーム目の前記第 2 領域に含まれる画素について、連続する複数の走査ラインにわたって前記走査ラインと直交する同じ列に並ぶ画素に対して同一の画素値を決定し、

前記 1 フレーム目の前記第 2 領域に含まれる画素と、前記 2 フレーム目の前記第 1 領域に含まれる画素について、各走査ラインの順次走査を許容する画素値を決定する

工程をさらに含むことを特徴とする請求項 5 に記載の表示方法。

10

20

30

40

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、階調表示を行う表示装置と表示方法に関し、特に、アドレス期間の短縮技術に関する。

【背景技術】

【0002】

プラズマディスプレイパネル（PDP）やDMD（Digital Micromirror Device）を用いたプロジェクタは、ある限界時間内に人間が知覚する明るさが掲示時間に比例するという視覚特性（時間的加重効果）を利用し、1/60秒（1TVフィールド）内で複数の発光期間を組み合わせて階調を表現している。PDPでは、1TVフィールドを構成する複数の発光期間と、発光セルの選択に用いられる時間（アドレス時間）とを合わせて「サブフィールド」と呼んでいる。一般的にアドレスは1走査ラインごとに行なわれるため、ライン数が多いほどアドレス期間は長くなり、その分発光期間は短くなる。

10

【0003】

現在、次世代放送方式としてスーパーハイビジョン（SHV）方式が提案されている。スーパーハイビジョン方式では、走査線数が現行方式の4倍の7960、フレームレートは現行方式の2倍の120Hzに設定され、高臨場感を与えるべく視距離が現行方式よりも短く設定されている。

【0004】

20

これまでに、自発光型で視野角が広いPDPをスーパーハイビジョン対応とする開発が行われてきている。対角145インチのSHV-PDPが発表されているが、フレームレート120Hzに対応できていない。これはライン数の増加とフレームレートの増加に対してアドレス期間の短縮が不十分なためである。

【0005】

アドレス期間を短縮する方法として、複数ライン同時走査による方法が提案されている（たとえば、特許文献1参照）。複数ライン同時走査方式は、あるアドレス期間で、連続する複数ラインを同時に選択して選択されたセルの画素値を同じ値にする方式である。同時に走査する数を2とすればアドレス期間は半分となるが、画質は劣化してしまう。そのため、1TVフィールドの一部のサブフィールドにしか複数ライン同時走査方式を適用できず、アドレス期間短縮効果も不十分になる。PDPのSHV対応のためには、画質劣化を抑えつつ、アドレス期間を短縮する方法が必要である。アドレス期間の短縮は、PDP等だけではなく、LCDやOLED（有機EL）のようにマトリクス状の画素配置を有し画素単位で表示を行う任意の表示装置においても要望される。

30

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2010-175687号公報

【発明の概要】

【発明が解決しようとする課題】

40

【0007】

高フレームレート（たとえば120Hz）のディスプレイに適用する場合に、アドレス期間の短縮と画質維持を両立することのできる表示装置と表示方法を提供することを課題とする。

【課題を解決するための手段】

【0008】

マトリクス状に配置される画素単位で階調表示を行う表示装置において、連続する2フレームのうち、1フレーム目の画面領域の一部（第1領域）で複数ライン同時走査を行ない、残りの画面領域（第2領域）で通常の線順次走査を行なう。次の2フレーム目では、1フレーム目で複数ライン同時走査を行なった第1領域に対して通常の線順次走査を行な

50

い、残りの第2領域で複数ライン同時走査を行なう。

【0009】

このとき、複数ライン同時走査により生じる画素値の誤差は、対となるフレームで通常走査（線順次走査など）を行なう際に補正することとしてもよい。

【0010】

また、複数ライン同時走査を行なう領域の画素値を、対となる通常走査（線順次走査）を行なう画素で補正が十分にできる範囲に設定する。

【0011】

具体的には、表示装置は、

マトリクス状に配置される複数の画素を有する表示部と、

連続する2フレーム分の画像データを取り込み、前記2フレーム分の画像データの画素値を決定するデータ決定部と、

決定された画素値に基づいて前記表示部を駆動する駆動回路と、

前記データ決定部で決定された画素値を1フレームごとに受け取り、画素ごとに、前記決定された画素値を時間積分方式で階調表示するデータに変換し、前記変換されたデータを前記駆動回路に出力する変換部と、

を備え、

前記データ決定部は、前記2フレーム分の画像データのうち、1フレーム目で前記表示部の第1領域に含まれる画素と、2フレーム目で前記表示部の残りの第2領域に含まれる画素について、連続する複数の走査ラインにわたって前記走査ラインと直交する同じ列に並ぶ画素が同一の画素値をとるように画素値を決定し、前記1フレーム目の前記第2領域に含まれる画素と、前記2フレーム目の前記第1領域に含まれる画素に対して、各走査ラインの順次走査を許容する画素値を決定する。

【発明の効果】

【0012】

上記構成と手法により、アドレス期間を短縮するとともに、時間的加重効果を利用して画質劣化を十分に抑制した画像表示を行うことができる。ディスプレイとして、PDP、DMD、LCD、有機ELディスプレイなど、画素単位で表示を行う任意の表示装置に適用可能である。特に、高フレームレートのディスプレイに適用した場合、効果的にアドレス時間の短縮と画質維持を両立することができる。

【図面の簡単な説明】

【0013】

【図1】実施形態のディスプレイ駆動方式を、従来方式と比較して示す図である。

【図2】実施形態の駆動方式の具体例を示す図である。

【図3】実施形態の表示装置の概略構成図である。

【図4】図3のデータ決定部で行われる処理のフローチャートである。

【図5】図3のデータ決定部で用いられる各変数の定義を示す図である。

【図6】図5のフローチャートのステップS102を説明する図である。

【図7】図5のフローチャートのケース1の処理（S103）を説明する図である。

【図8】図5のフローチャートのケース2の処理（S104）を説明する図である。

【図9】図5のフローチャートのステップS105の処理を説明する図である。

【図10】実施形態の展開例として、ユーザの視点の移動を考慮した画素値の決定を説明するための図である。

【図11】同時ライン走査するライン数と画質の関係を示す図である。

【発明を実施するための形態】

【0014】

図面を参照して、実施形態の表示装置と表示方法を説明する。

【0015】

図1は、実施形態の表示装置の駆動シーケンスを、従来方式の駆動シーケンスと比較して示す図である。図1では、フレームレート120Hzを例にとり、縦軸は走査ライン番

10

20

30

40

50

号、横軸は時間を表わす。各フレームで、斜めラインで示す走査タイミングの期間がアドレス期間、グレーの領域が表示期間である。

【0016】

図1(A)の従来方式では、走査は通常の線順次方式で1ラインごとに行われる。したがって、走査タイミングは、どのフレームのどのサブフレームでも、一定の傾斜の斜線で表わされる。アドレス期間は(アドレス周期)×(ライン数)となる。

【0017】

図1(B)の実施形態の駆動方式では、連続する2つのフレームを対にして取り扱う。最初のフレームで画面の第1領域の走査ライン(たとえば走査ライン1-2160)に対して複数ラインを同時にアドレスし、残りの第2領域の走査ライン(たとえば走査ライン2161-4320)に対して、通常の線順次走査を行なう。

10

【0018】

次のフレームで、前フレームで複数ライン同時走査をしていた第1領域(走査ライン1-2160)に対して線順次走査を行ない、残りの第2領域(走査ライン2161-4320)に対して複数ライン同時走査を行なう。

【0019】

図1(B)の例では、1フレーム目の画面の上半分で2本の走査ラインに対して同時走査を行ない、画面の下半分で通常の線順次走査を行なっている。したがって、画面の上半分のアドレス時間は、画面の下半分のアドレス時間の1/2となる。次の2フレーム目では、画面の下半分で2本の走査ラインに対して同時走査を行ない、画面の上半分で通常の線順次走査を行なう。したがって、画面の下半分のアドレス時間は、画面の上半分のアドレス時間の1/2となる。もちろん、図1(B)と逆に、1フレーム目の画面の上半分を通常走査、画面の下半分を複数ライン同時走査とし、2フレーム目の画面の上半分を複数ライン同時走査、画面の下半分を通常走査としてもよい。

20

【0020】

同時走査するライン数(N)をN=2とした場合、アドレス期間を25%短縮することができる。N=3で3ラインを同時走査する場合は、アドレス期間を33%短縮できる。

【0021】

複数ラインを同時走査する場合、同時走査を行なった画素で本来の画素値からの誤差が生じる。そこで、対となるフレームの通常走査の際に、誤差を補正するのが望ましい。

30

【0022】

図2は、実施形態で行われる画素値の決定を説明するための図である。図2(A)は画面の第1領域(たとえば上半分)に対する画素値の決定を示し、図2(B)は画面の第2領域(たとえば下半分)に対する画素値の決定を示す。なお、ここではディスプレイのガンマ値(入力-出力輝度特性)を1とする。

【0023】

図2(A)で、画面の第1領域で連続する2本の走査ラインの縦方向に並ぶ2つの画素P、Qの本来の画素値(p、q)は、1フレーム目でp=128、q=64、2フレーム目でp=134、q=51とする。1フレーム目の第1領域では、2つのラインを同時走査するので、画素Pと画素Qで同じ画素値となる。すなわち、1フレーム目で画素Pと画素Qの画素値(p、q)は、たとえば2つの画素の平均値を取ることにより、(96、96)に設定される。

40

【0024】

次の2フレーム目で、画素P、Qの本来の画素値(p、q)はc=134、d=51である。しかし、1フレーム目の複数ライン同時走査に起因して、画素Pの画素値がp=128からp=96に低減され、画素Qの画素値がq=64からq=96に引き上げられている。この誤差を2フレーム目の通常走査時に補償する。

【0025】

2フレーム目の画素Pの画素値pを、本来の134から166に引き上げることで、1フレーム目での画素値の低下(128→96)を補う。同様に、2フレーム目の画

50

素 Q の画素値 q を、本来の 51 から 19 に下げることによって、1 フレーム目での画素値の増大 (64 96) を補正する。

【0026】

ここで、表示される画素値は 1 フレーム目、2 フレーム目ともに本来の画素値から乖離しているが、時間的多重効果を利用して上述の補正を行うことで、ユーザが知覚する画像の質を維持することができる。すなわち、通常のテレビ視聴状況では 1 / 60 秒以内の光の変化は目の中で積分されて知覚される。この現象を利用し、対となるフレームの通常走査時に誤差を補正することで、全体として知覚される画像を、本来の画像に近い形態で表示することができる。

【0027】

図 2 (B) では、同じフレーム対における画面の第 2 領域 (下半分) での画素値の決定を示す。第 2 領域で連続する 2 本の走査ラインの縦方向に並ぶ 2 つの画素 R, S で、本来の画素値 (r, s) が、1 フレーム目で $r = 128$ 、 $s = 64$ 、2 フレーム目で $r = 134$ 、 $s = 51$ であるとする。1 フレーム目では、画面の第 2 領域で通常の線順次走査が行なわれるので、2 フレーム目の複数ライン同時走査を見越した画素値の補正が行われる。

【0028】

第 2 領域では、2 フレーム目で画素 R, S における本来の画素値 (r, s) が、複数ライン同時走査により、たとえば 2 画素の平均値をとって (93, 93) に設定される。この誤差を補うため、1 フレーム目の画素 R の本来の画素値 $r = 128$ を、2 フレーム目での画素値の減少分 (134 93) だけあらかじめ増大させて、 $r = 169$ に設定する。同様に、1 フレーム目の画素 S の本来の画素値 $s = 64$ を、2 フレーム目での画素値の増大分 (51 93) だけあらかじめ減少させて、 $s = 22$ と設定する。

【0029】

このように、画面の走査領域を分割し、今回のフレームで画面の第 1 領域を複数ライン同時走査、第 2 領域で通常の線順次走査を行なう。次のフレームで、画面の第 1 領域で通常の線順次走査を、第 2 領域で複数ライン同時走査を行なう。これにより、アドレス期間を低減することができる。また、通常走査時の画素値の補正により、認識される画質の低下を抑制することができる。

【0030】

なお、図 2 の例では、入力される本来の画素値に対して同時走査を行なう画素に与える同一の画素値 (x) も、通常走査時に決定される補正後の画素値も、装置の階調レベル (たとえば 256 階調) の範囲内になるので、完全な補正が行われている。しかし、必ずしも常に階調レベルの範囲内での完全な補正が可能になるとは限らないので、後述するように、階調の範囲に応じた最適な画素値の決定が行われる。

【0031】

図 3 は、実施形態の表示装置 1 の概略ブロック図である。表示装置 1 は、第 1 フレームメモリ 11、データ決定部 12、第 2 フレームメモリ 13、サブフィールド変換部 14、速度検出部 15、タイミングパルス発生部 16、データドライバ 17、維持ドライバ 18、および表示パネル 20 を含む。データドライバ 17 と維持ドライバ 18 で駆動回路 19 を構成する。表示パネル 20 は、図示しない一対のガラス板と、アドレス電極 21、走査電極 22、維持電極 23 を含み、複数の画素がマトリクス状に配置されている。アドレス電極 21 と走査電極 22 の選択によって発光させる画素が特定される。走査電極 22 と維持電極 23 は対になっており、走査電極 22 と維持電極 23 をともを選択することで、充電と放電を繰り返して壁電荷を維持し、発光を持続させる。

【0032】

第 1 フレームメモリ 11 は、フレーム毎の画像データを入力し、2 フレーム分の画像をバッファリングする。バッファリングされた 2 フレーム分の画像データは、データ決定部 12 と速度検出部 15 に出力される。第 1 フレームメモリ 11 の動作は、タイミングパルス発生部 16 で生成されるタイミング信号に基づいて行われる。

【0033】

10

20

30

40

50

速度検出部 15 は、第 1 フレームメモリ 11 から 2 フレーム分の画像データを受け取って各画素の移動情報を算出し、各画素の移動情報をデータ決定部 12 に出力する。速度検出部 15 の処理は、タイミングパルス発生部 16 で生成されるタイミング信号に基づいて行われる。

【 0 0 3 4 】

データ決定部 12 は、第 1 フレームメモリ 11 からの 2 フレーム分の画像データと、速度検出部 15 からの各画素の移動情報とを入力する。データ決定部 12 は、あらかじめ設定された規則に従って、1 フレーム目の画面第 1 領域（たとえば画面の上半分）で連続する複数ラインにわたって同じ列（カラム）に並ぶ画素の画素値が同じ値になるように、画素値を決定する。同様に、2 フレーム目の画面第 2 領域（たとえば画面の下半分）で連続する複数ラインにわたって同じ列（カラム）に並ぶ画素の画素値が同じ値になるように、画素値を決定する。

10

【 0 0 3 5 】

データ決定部 12 はまた、1 フレーム目の画面第 2 領域（下半分）と 2 フレーム目の画面第 1 領域（上半分）で、それぞれ対をなすフレームの複数ライン同時走査から生じる誤差を最小にするように、入力された画素値を補正する。決定された 2 フレーム分の画素値は、第 2 フレームメモリ 13 に出力される。データ決定部 12 の処理は、タイミングパルス発生部 16 で生成されるタイミング信号に基づいて行われる。

【 0 0 3 6 】

第 2 フレームメモリ 13 は、データ決定部 12 で決定された 2 フレーム分の画像データを格納する。格納された画像データは、サブフィールド変換部 14 により、1 フレームごとに読み出される。第 2 フレームメモリ 13 の処理は、タイミングパルス発生部 16 で生成されるタイミング信号に基づいて行われる。

20

【 0 0 3 7 】

サブフィールド変換部 14 は、1 フレーム分の画像データを入力し、画素ごとに画像データを 2^n 階調で表示するために、各画素値を、 n ビットの各ビットに対応する n 種類の 2 値の画像データに変換する。サブフィールド変換部 14 は、 $S F 1 \sim S F n$ の各サブフィールドの 2 値の画像データを、1 フレームごとにデータドライバ 17 に出力する。サブフィールド変換部 14 の処理は、タイミングパルス発生部 16 で生成されるタイミング信号に基づいて行われる。サブフィールド変換部 14 の処理は、タイミングパルス発生部 16

30

【 0 0 3 8 】

タイミングパルス発生部 16 は、1 フレーム分の画像データを入力し、その入力タイミングにしたがって、第 1 フレームメモリ 11、データ決定部 12、第 2 フレームメモリ 13、速度検出部 15、サブフィールド変換部 14、データドライバ 17、維持ドライバ 18 がそれぞれ動作するためのタイミング信号を発生する。

【 0 0 3 9 】

維持ドライバ 18 は、まず 1 フレーム目の画面の第 1 領域（たとえば上半分）では、連続する複数の走査電極 22 に対して同時に走査パルスを印加し、画面の第 2 領域（たとえば下半分）では、各走査電極 22 に異なるタイミングで順次走査パルスを印加する。つぎに、2 フレーム目の画面の第 1 領域（上半分）で、各走査電極 22 に対して異なるタイミングで走査パルスを印加し、画面の第 2 領域（下半分）で、複数の走査電極 22 に同時に走査パルスを印加する。データドライバ 17 は、走査パルス印加タイミングに合わせて、アドレス電極 21 にデータパルスを印加する。維持ドライバ 18 はまた、選択している走査電極 22 と対をなす維持電極 23 に対して維持パルスを印加し、サブフィールド $S F$ の値に応じた表示期間だけ発光を継続させる。

40

【 0 0 4 0 】

表示パネル 20 では、 $S F 1 \sim S F n$ の各サブフィールドの発光を足し合わせた（時間積分した）階調で各画素が表示される。

【 0 0 4 1 】

50

図4は、図3の表示装置1のデータ決定部12の処理を示すフローチャート、図5は、データ決定部12で用いられる各変数の定義を示す図である。

【0042】

まず、データ決定部12は、第1フレームメモリ11から2フレーム分の画素値 a , b , c , d を取り込む (S101)。図5に示すように、2フレーム分の画像データの一方は複数ライン同時走査が適用されるフレーム (たとえば1フレーム目) のデータであり、他方が通常の線順次走査が行なわれるフレーム (たとえば2フレーム目) のデータである。また、2本の走査ラインを同時走査する場合を例にとっているため、縦方向に並ぶ2つの画素 P 、 Q に着目する。説明を簡便化するために、画素 P 、 Q のみを例示するが、2フレーム分のすべての画素について同様の処理が行なわれる。

10

【0043】

図5(A)に示すように、データ決定処理の適用前は、最初のフレームで入力される画素 P 、 Q の本来の画素値はそれぞれ「 a 」、 「 b 」、次のフレームで入力される本来の画素値は「 c 」、 「 d 」である。

【0044】

ここで、「 a 」は、同時走査される複数ラインの縦方向に並ぶ画素のうち最大画素値を示し、「 b 」は、同時走査される複数ラインの縦方向に並ぶ画素のうち最小画素値を示す。この例では、 P 、 Q の画素値のうち、大きいほうの画素値を「 a 」、小さいほうの画素値を「 b 」とするが、同時走査を行なう走査ラインの数 (N) が $N = 3$ 以上の場合でも、同様の定義が当てはまる。「 c 」は画素 P において次のフレームで誤差補正を受けることになる本来の入力値である。「 d 」は画素 Q において次のフレームで誤差補正を受けることになる本来の入力値である。

20

【0045】

図5(B)に示すように、「 x 」は、データ決定処理により、複数ライン同時走査されるフレームで画素 P 、 Q に与えられる値である。「 c' 」と「 d' 」は、同時走査による画素値の変化を補うために、線順次走査のフレームで本来の入力画素値「 c 」、 「 d 」を補正するための値である。

【0046】

図4に戻って、2フレーム分の画素値を取り込んだ後、画素値 a , b , c , d が式(1)の条件を満たすか否かを判断する (S102)。

30

【0047】

$$|(a + c) - (b + d)| \leq G_{\max} \quad (1)$$

ここで G_{\max} は階調の最大値である。この例では、0 ~ 255 の 256 段階の階調レベルを採用するので、S102では、

$$|(a + c) - (b + d)| \leq 255 \quad (1)$$

が満たされるか否かを判断する。

【0048】

図6を参照して、式(1)の意味を説明する。図6(A)に示すように、複数ライン同時走査の対象となる領域 (たとえば1フレーム目の画面の上半分) の画素 P 、 Q の本来の入力値が a 、 b ($a > b$) である場合、同時走査されることにより同じ画素値 x が与えられる。画素 P の本来の画素値 a からの誤差の大きさ ΔP 、画素 Q の本来の画素値 b からの誤差の大きさを ΔQ とすると、画素値 a 、 b の差は式(2)で表わされる。

40

【0049】

$$a - b = \Delta P + \Delta Q \quad (2)$$

次に、図6(B)に示すように、複数ライン同時走査による誤差を補償するために、通常走査期間 (たとえば2フレーム目) で入力画素値 c を $c + \Delta P$ に補正し、入力画素値 d を $d - \Delta Q$ に補正する。このとき、画素値 c 、 d 、 $c + \Delta P$ 、 $d - \Delta Q$ は式(3)を満たす必要がある。

【0050】

$$c - d \leq 255, \text{ かつ}$$

50

$$|(c + P) - (d - Q)| \leq 255 \quad (3)$$

式(3)に式(2)を代入すると、

$$|c - d + P + Q| = |c - d + a - b| = |(a + c) - (b + d)| \leq 255$$

となる。

【0051】

S102で式(1)を満たす場合は、階調レベルの範囲内で誤差 P、Qを完全に補正することができる。この場合は、ケース1の処理へ進む(S103)。式(1)を満たさない場合は、ケース2の処理へ進み、誤差が最小になるように同時走査する画素値 x を決定する(S104)。

【0052】

図7は、ケース1の処理(S103)を示す。図7において、まず、大きいほうの入力画素値を有する画素 P について誤差 P を補償する場合に、階調の最大値 Gmax (この例では255)を超えてしまうか否かを判断する(S201)。具体的には式(4)の場合に当たるか否かを判断する。

【0053】

$$P > G_{\max} - c$$

$$P > 255 - c$$

$$\{a - (a + b) / 2\} > 255 - c \quad (4)$$

式(4)を満たす場合(S201でYES)、補正結果が階調の最大値255を超えてしまうことになる。そこで、補正值が最大値を超えないように、複数ライン同時走査時に画素 P、Q に与える画素値 x を調整する(S202)。

【0054】

具体的には、2フレーム目での画素値 c の補正結果が最大階調 Gmax の範囲内にあるように、式(5)により画素値 x を決定する。

【0055】

$$P = 255 - c$$

$$a - x = 255 - c$$

$$x = a - (255 - c) \quad (5)$$

他方、式(4)の場合に当たらないときは(S201でNO)、画素 P に関しては適正な補正範囲内にあるので、次に、画素 Q について誤差 Q を補償する際に階調の最小値 Gmin よりも小さくならないかを判断する(S203)。具体的には、式(6)の場合に当たるか否かを判断する(S203)。

【0056】

$$Q > d - 0$$

$$\{(a + b) / 2 - b\} > d \quad (6)$$

式(6)を満たす場合(S203でYES)、補正結果が最小値0よりも小さくなってしまうので、補正值が最小値よりも小さくならないように、複数ライン同時走査時に画素 P、Q に与える画素値 x を調整する(S204)。

【0057】

具体的には、2フレーム目での画素値 d の補正結果が階調の最小値 Gmin 以上となるように、式(7)により画素値 x を決定する。

【0058】

$$Q = d$$

$$x - b = d$$

$$x = b + d \quad (7)$$

式(6)の場合に当たらないときは(S203でNO)、画素 Q についても適正な補正範囲内にあると判断されるので、画素 P、Q に与える画素値 x を2画素の平均値とする。

【0059】

$$x = (a + b) / 2 \quad (8)$$

このように、完全に誤差の補正ができる場合には(S102でYES)、同時走査する

10

20

30

40

50

画素の画素値をできるだけ本来の入力画素値の平均値に近くなるように決定する。

【0060】

図4に戻って、S102で式(1)を満たさない場合は、補正結果が階調レベル0~255の範囲を逸脱することを意味する。この場合は、ケース2の処理により誤差が最小となるように同時走査で画素P、Qに与える画素値を決定する(S104)。

【0061】

すなわち、図8に示すように、式(9)によりxの値を決定する。

【0062】

$$x = (a + b + c + d - 255) / 2 \quad (9)$$

図4に戻って、ケース1(S103)又はケース2(S104)の処理により同時走査で画素P、Qに与える画素値xが決定されたならば、通常走査期間での補正值c'、d'を決定する(S105)。

【0063】

図9は、補正值c'、d'の決定処理を示すフローチャートである。まず、画素値xで同時走査したときに画素P、Qで生じる入力画素値からの誤差P、Qを計算する(S401)。次に、誤差P、Qを用いて、補正值c'とd'を計算する(S402)。ここでは、式(10)により補正值c'、d'を求める。

【0064】

$$\begin{aligned} c' &= c + P \\ d' &= d + Q \end{aligned} \quad (10)$$

次に、補正值c'、d'がGminよりも小さいか、あるいはGmaxよりも大きいかを判断するs(S403)。ここでは、Gmin=0、Gmax=255である。

【0065】

c'、d'が0~255の範囲内にある場合は(S403でNO)、S402で決定した補正值c'、d'をそのまま用いる。c'、d'が0~255の範囲を逸脱する場合は(S403でYES)、S402で求めた補正值c'、d'を0以上、255以下にまるめる(S404)。

【0066】

このように、画素値の決定処理が階調レベルの範囲内で行われるように、同時走査する画素に与える画素値xと、誤差を補償するための補正值c'、d'を適切に決定する。これにより、アドレス期間を短縮しつつ、画質劣化を最小にすることができる。

【0067】

以上の説明は、連続する2つのフレーム(複数ライン同時走査の期間と、通常の線順次走査の期間)で、視聴者の視点が同じ画素に固定されていることを前提として説明してきた。実際は、動画像では物体が移動するため、視聴者の視点も物体の動きにつれて移動する。表示装置1の速度検出部15(図3参照)は、入力された2フレーム分の画素値から各画素の移動速度を推定する。データ決定部12は、推定された移動速度に基づいて、同時走査の対象となる画素の画素値xと、通常走査期間での補正值c'、d'を決定する。

【0068】

図10は、画面上での視点の移動を説明するための図である。たとえば、画素A、B、C、Dで1フレーム目に2ライン同時走査が行なわれるとする。画素A、Bに同じ画素値 x_{ab} が与えられ、画素C、Dに同じ画素値 x_{cd} が与えられる。次の2フレーム目で、画素A、B、C、Dに対して通常の線順次走査が行われるが、視聴者の視点は点線の矢印の方向に1画素分(画素C→画素B)移動している。

【0069】

この場合、データ決定部12は移動速度情報に基づいて、2フレーム目で画素A、B、C、Dに与える補正值を1画素分ずつずらす。図10の例では、2フレーム目の画素A、B、C、Dの本来の入力画素値はそれぞれa2、b2、c2、d2である。画素Aの入力画素値a2に対して、1フレーム目の画素Bでの誤差xbを加算して補正值とする。同様に、画素Bの入力画素値b2に対して1フレーム目の画素Cでの誤差xcを加算して補正值とし、

10

20

30

40

50

画素 C の入力画素値 c_2 に対して 1 フレーム目の画素 D での誤差 x_d を加算して補正值とする。

【 0 0 7 0 】

視聴者が感知する明るさは、1 フレーム目の画素 C の画素値 x_{cd} と、2 フレーム目の画素 B の画素値 $b_2 + x_c$ のトータルで、 $x_{cd} + b_2 + x_c$ となる。

【 0 0 7 1 】

このように、時間加重効果を利用し、視聴者の視点の動きを推定して補正值を決定することにより、複数ライン同時走査による画質の劣化を最小にすることができる。

【 0 0 7 2 】

図 1 1 は、同時走査するライン数 (N) と画質の関係を示すグラフである。テスト画像は、 960×540 の動画から 14 枚を抜き出し、2 フレーム分を平均した知覚画像を作成し、原画像との P S N R (Peak Signal-to-Noise Ratio) を計算した。 $N = 2$ ですべてのテスト画像において、一般に高画質の基準とされる 40 dB を上回っている。 $N = 3$ でも、一部画像で 40 dB をわずかに下回っているが、それ以外の画像は 40 dB を上回っている。 $N = 3$ のときに同時走査する画素値 x を、単純に 3 つの画素の中の最大画素値「 a 」と最小画素値「 b 」に基づいて決定するのではなく、たとえば、最大画素値とそれ以外の 2 つの画素値の平均値、あるいは最小画素値とそれ以外の 2 つの画素値の平均値に基づいて決定することにより、画質はさらに向上すると考えられる。

10

【 0 0 7 3 】

以上述べたように、視覚の時間積分作用 (時間加重効果) を利用して、複数ライン同時走査と通常走査を組み合わせることにより、アドレス期間の短縮と画質維持を両立させることができる。

20

【 0 0 7 4 】

特に、フレームレート 120 Hz 以上の表示に本願の方式を適用すると、画質劣化の発生を十分に低く抑えつつ、アドレス期間を短縮することができる。アドレス期間を短縮することによって発光期間が長くなり、輝度が向上する。また、サブフィールド数を増加することが可能になり、階調レベルを高くすることができる。さらに、垂直方向の画素値を同じに設定するため、アドレスパルス周波数が減り、電圧パルスの充電・放電の際に生じる無効電力を低減できる効果もある。

【 産業上の利用可能性 】

30

【 0 0 7 5 】

プラズマディスプレイ、DMD (D L P) を用いたプロジェクタ、LCD、有機 E L ディスプレイなど、画素単位に表示制御がなされる表示装置に適用できる。特に、時間加重効果を利用した画像表示装置や、スーパーハイビジョン (S H V) 方式の画像表示に好適に適用できる。

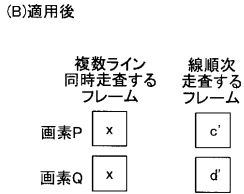
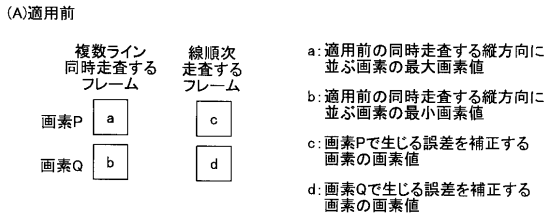
【 符号の説明 】

【 0 0 7 6 】

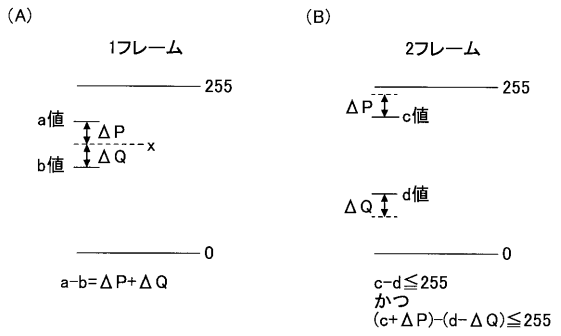
- 1 表示装置
- 1 1 第 1 フレームメモリ
- 1 2 データ決定部
- 1 3 第 2 フレームメモリ
- 1 4 サブフィールド変換部
- 1 5 速度検出部
- 1 6 タイミングパルス発生部
- 1 7 データドライバ
- 1 8 維持ドライバ
- 1 9 駆動回路
- 2 0 表示パネル

40

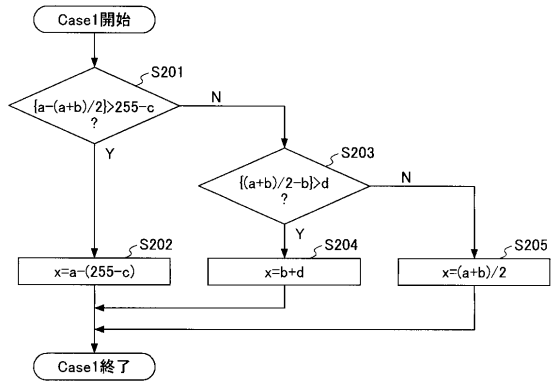
【 図 5 】



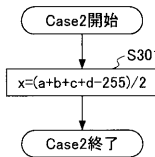
【 図 6 】



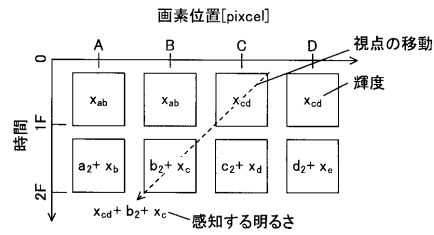
【 図 7 】



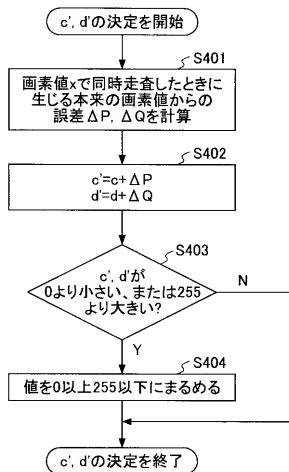
【 図 8 】



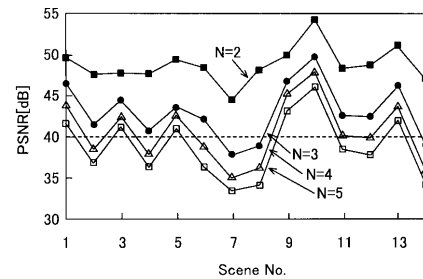
【 図 10 】



【 図 9 】



【 図 11 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 3 2 Z
G 0 9 G	3/20	6 4 1 E
G 0 9 G	3/20	6 4 1 K
G 0 9 G	3/20	6 2 2 R
G 0 9 G	3/20	6 2 2 P
G 0 2 F	1/133	5 0 5
H 0 4 N	5/66	B

Fターム(参考) 5C058 AA06 AA11 AA12 AA18 BA01 BA07 BA26 BA35
5C080 AA05 AA06 AA10 BB06 DD08 EE29 FF11 HH01 JJ02 JJ05
JJ07 KK43
5C580 AA03 BA16 CA10 CB15