

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-83439

(P2019-83439A)

(43) 公開日 令和1年5月30日(2019.5.30)

(51) Int. Cl.			F I			テーマコード (参考)		
HO 1 P	1/15	(2006.01)	HO 1 P	1/15		5 J 0 0 6		
HO 3 F	3/191	(2006.01)	HO 3 F	3/191		5 J 0 1 2		
HO 3 H	7/40	(2006.01)	HO 3 H	7/40		5 J 0 2 4		
HO 3 H	7/12	(2006.01)	HO 3 H	7/12		5 J 5 0 0		
HO 1 P	1/203	(2006.01)	HO 1 P	1/203				

審査請求 未請求 請求項の数 13 O L (全 19 頁)

(21) 出願番号 特願2017-210268 (P2017-210268)
 (22) 出願日 平成29年10月31日(2017.10.31)

(出願人による申告)平成29年度、総務省、「電波資源拡大のための研究開発」委託事業、研究題目「第5世代移動通信システム実現に向けた研究開発～超高密度マルチバンド・マルチアクセス多層セル構成による大容量化技術」に関する研究開発、産業技術力強化法第19条の適用を受ける特許出願

(71) 出願人 504133110
 国立大学法人電気通信大学
 東京都調布市調布ケ丘一丁目5番地1
 (74) 代理人 100205350
 弁理士 狩野 芳正
 (74) 代理人 100102864
 弁理士 工藤 実
 (74) 代理人 100117617
 弁理士 中尾 圭策
 (72) 発明者 山尾 泰
 東京都調布市調布ケ丘一丁目5番地1 国立大学法人電気通信大学内
 Fターム(参考) 5J006 HB01 HB11 JA01 JA02 LA21
 MA07 PB01
 5J012 BA02

最終頁に続く

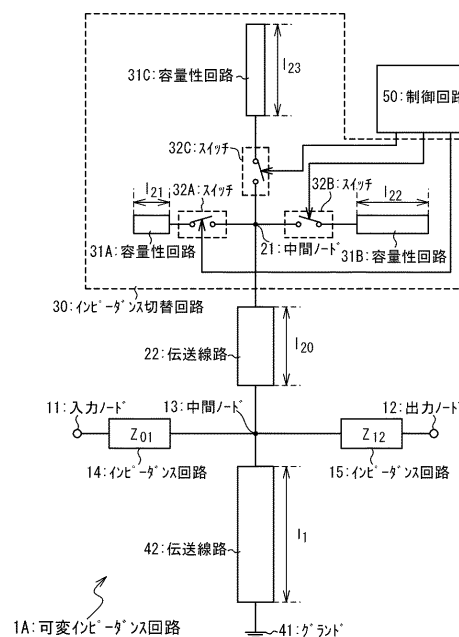
(54) 【発明の名称】 可変インピーダンス回路、フィルタおよび増幅器

(57) 【要約】

【課題】よりコストが低い可変インピーダンス回路と、この可変インピーダンス回路を用いたフィルタおよび増幅器とを提供する。

【解決手段】同一のノードにインピーダンスが異なる複数の容量性回路を、それぞれ複数のスイッチを介して並列に接続し、これら複数のスイッチの導通状態および遮断状態を切り替え可能なインピーダンス切替回路を設ける。ここで、複数のスイッチは、少なくとも1つが他とは異なるオン抵抗を有する。スイッチ側から見たインピーダンスが最小である容量性回路に、オン抵抗が最小であるスイッチを接続する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

入力ノードと、
前記入力ノードに電氣的に接続された出力ノードと、
前記入力ノードおよび前記出力ノードの間に電氣的に接続された第 1 中間ノードと、
前記第 1 中間ノードに電氣的に接続された第 2 中間ノードと、
前記第 2 中間ノードに電氣的に接続された第 1 インピーダンス切替回路と、
前記第 1 インピーダンス切替回路のインピーダンスを調整する制御回路と
を具備し、
前記第 1 インピーダンス切替回路は、
前記第 2 中間ノードに電氣的に、かつ、個別に遮断可能に、かつ、互いに並列に接続され
た複数の第 1 容量性回路と、
前記第 2 中間ノードおよび前記複数の第 1 容量性回路の間にそれぞれ電氣的に接続され
た複数の第 1 スイッチと
を具備し、
前記複数の第 1 容量性回路は、少なくともその一つが他とは異なる容量を有し、
前記複数の第 1 スイッチは、少なくともその一つが他とは異なるオン抵抗を有し、
前記複数の第 1 容量性回路のうち、前記複数の第 1 スイッチの側から見て最も大きい
インピーダンスを有する第 1 容量性回路は、前記複数の第 1 スイッチのうちで最も小さい
オン抵抗を有する第 1 スイッチを介して前記第 2 中間ノードに接続されており、
前記制御回路は、前記複数の第 1 スイッチのそれぞれにおける導通状態および遮断状態
を個別に切り替えることで前記第 1 インピーダンス切替回路のインピーダンスを調整する
可変インピーダンス回路。

10

20

【請求項 2】

請求項 1 に記載の可変インピーダンス回路において、
前記複数の第 1 容量性回路のうち、少なくとも 1 つの第 1 容量性回路は、一端が前記第
1 中間ノードに電氣的に接続され、かつ、他端が開放された伝送線路である
可変インピーダンス回路。

【請求項 3】

請求項 1 または 2 に記載の可変インピーダンス回路において、
前記第 1 インピーダンス切替回路は、
前記複数の第 1 スイッチとしてそれぞれ機能する複数の第 1 トランジスタ
をさらに具備し、
前記複数の第 1 トランジスタは、少なくともその一つが他とは異なるゲート幅を有し、
前記複数の第 1 容量性回路のうち、前記複数の第 1 スイッチの側から見て最も小さい
インピーダンスを有する第 1 容量性回路は、前記複数の第 1 トランジスタのうちで最も広
いゲート幅を有する第 1 トランジスタを介して前記第 2 中間ノードに接続されている
可変インピーダンス回路。

30

【請求項 4】

請求項 3 に記載の可変インピーダンス回路において、
前記第 1 インピーダンス切替回路は、
前記複数の第 1 トランジスタのうち、少なくとも 2 つの第 1 トランジスタをワンチップ
化した半導体素子
をさらに具備する
可変インピーダンス回路。

40

【請求項 5】

請求項 1 または 2 に記載の可変インピーダンス回路において、
前記第 1 インピーダンス切替回路は、
前記複数の第 1 スイッチとしてそれぞれ機能する複数の第 1 ダイオード
をさらに具備し、

50

前記複数の第 1 ダイオードは、少なくともその一つが他とは異なる P N または P I N 接合界面面積を有し、

前記複数の第 1 容量性回路のうちで、前記複数の第 1 スイッチの側から見て最も小さなインピーダンスを有する第 1 容量性回路は、前記複数の第 1 ダイオードのうちで最も広い P N または P I N 接合界面を有する第 1 ダイオードを介して前記第 2 中間ノードに接続されている

可変インピーダンス回路。

【請求項 6】

請求項 5 に記載の可変インピーダンス回路において、

前記第 1 インピーダンス切替回路は、

前記複数の第 1 ダイオードのうち、少なくとも 2 つの第 1 ダイオードをワンチップ化した半導体素子

をさらに具備する

可変インピーダンス回路。

【請求項 7】

請求項 1 ~ 6 のいずれか一項に記載の可変インピーダンス回路において、

前記第 1 中間ノードおよび前記第 2 中間ノードの間に電氣的に接続された中間伝送線路をさらに具備する

可変インピーダンス回路。

【請求項 8】

請求項 1 ~ 6 のいずれか 1 項に記載の可変インピーダンス回路において、

前記入力ノードおよび前記第 1 中間ノードの間に電氣的に接続された第 1 インピーダンス回路と、

前記第 1 中間ノードおよび前記出力ノードの間に電氣的に接続された第 2 インピーダンス回路と、

一端が前記第 1 中間ノードに電氣的に接続され、かつ、他端がグラウンドに短絡、または開放された第 1 端部伝送線路と

をさらに具備する

可変インピーダンス回路。

【請求項 9】

請求項 8 に記載の可変インピーダンス回路において、

前記第 1 中間ノードおよび前記第 2 中間ノードの間に電氣的に接続された中間伝送線路をさらに具備する

可変インピーダンス回路。

【請求項 10】

請求項 8 に記載の可変インピーダンス回路と、

前記第 2 インピーダンス回路における前記出力ノードの側の端部および前記出力ノードの間に電氣的に接続された第 3 中間ノードと、

前記第 3 中間ノードおよび前記出力ノードの間に電氣的に接続された第 3 インピーダンス回路と、

前記第 3 中間ノードに電氣的に接続された第 4 中間ノードと、

前記第 4 中間ノードに電氣的に接続され、前記第 1 インピーダンス切替回路と同じ構成を有する第 2 インピーダンス切替回路と、

一端が前記第 3 中間ノードに電氣的に接続され、かつ、他端がグラウンドに短絡、または開放された第 2 端部伝送線路と

を具備し、

前記第 2 インピーダンス切替回路は、

前記第 4 中間ノードに電氣的に、かつ、個別に遮断可能に、かつ、互いに並列に接続され、前記複数の第 1 容量性回路と同じ構成を有する複数の第 2 容量性回路と、

前記第 4 中間ノードおよび前記複数の第 2 容量性回路の間にそれぞれ電氣的に接続され

10

20

30

40

50

、前記複数の第 1 スイッチと同じ構成を有する複数の第 2 スイッチとを具備し、

前記制御回路は、前記複数の第 2 スイッチのそれぞれにおける導通状態および遮断状態を、前記複数の第 1 スイッチのそれぞれにおける導通状態および遮断状態に連動してさらに切り替えることで、前記第 2 インピーダンス切替回路のインピーダンスを前記第 1 インピーダンス切替回路と同じインピーダンスに切り替え、

前記第 1 インピーダンス切替回路のインピーダンスおよび前記第 2 インピーダンス切替回路のインピーダンスを切り替えることで通過帯域の中心周波数を切り替えるフィルタ。

【請求項 1 1】

10

請求項 1 0 に記載のフィルタにおいて、

前記第 1 中間ノードおよび前記第 2 中間ノードの間に電氣的に接続された第 1 中間伝送線路と、

前記第 3 中間ノードおよび前記第 4 中間ノードの間に電氣的に接続され、前記第 1 中間伝送線路と同じ構成を有する第 2 中間伝送線路とをさらに具備する

フィルタ。

【請求項 1 2】

請求項 1 ~ 7 のいずれか 1 項に記載の可変インピーダンス回路を具備し、

20

前記第 1 インピーダンス切替回路のインピーダンスを切り替えることで遮断周波数を切り替える

フィルタ。

【請求項 1 3】

請求項 1 ~ 7 のいずれか 1 項に記載の可変インピーダンス回路と、

前記入力ノードおよび前記第 1 中間ノードの間に電氣的に接続された入力側整合回路と

、前記入力側整合回路の出力信号を増幅した増幅信号を前記第 1 中間ノードに入力する増幅回路と、

前記第 1 中間ノードおよび前記出力ノードの間に電氣的に接続された出力側整合回路とを具備し、

30

前記第 1 インピーダンス切替回路のインピーダンスを切り替えることで特性インピーダンスを切り替える

増幅器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は可変インピーダンス回路と、この可変インピーダンスを用いたフィルタおよび増幅器とに関する。

40

【背景技術】

【0002】

近年、無線通信のブロードバンド化が進んでおり、無線周波数の不足が問題とされている。ブロードバンド無線通信に必要とされる周波数帯域を一括して確保することが困難であるため、複数の周波数帯域から使用可能な周波数帯域を選んで無線通信に使用する運用が一般的である。このため、無線通信の端末および基地局は、複数の周波数帯域に対応する複数の送受信機を備えている。しかしながら、無線通信に使用される周波数帯域の総数は増加する一方であり、使用する周波数帯域と同じ数の送受信機を備えることは無線通信端末の小型化を妨げるばかりか、コストアップにも繋がる。そこで、一つの無線通信回路で複数の周波数帯域に対応可能な、リコンフィギャラブル無線通信回路を用いて送受信機

50

を構成することが考えられている。

【0003】

リコンフィギャラブル無線通信回路としては、増幅器の周波数を可変とするものや、フィルタの中心周波数を可変とするものが知られている。例えば、非特許文献1 (Design and Fabrication of Three - Bit Reconfigurable Bandpass Filter Using Branch - Line Type Variable Resonator) には、UHF帯で8つの中心周波数を切り替え可能なリコンフィギャラブルバンドパスフィルタに係る記載が開示されている。このフィルタは4分の1波長伝送線路共振器を2段縦続接続したものである。各共振器は、長さが異なる枝伝送線路が可変インピーダンス回路である。

10

【0004】

また、非特許文献2 (SHF帯3ビットリコンフィギャラブル帯域阻止フィルタ) には、可変インピーダンス回路を用いたリコンフィギャラブル帯域阻止フィルタに係る記載が開示されている。

【0005】

さらに、非特許文献3 (リコンフィギャラブルBPFにおけるRFスイッチの寄生素子の影響) には、リコンフィギャラブル帯域阻止フィルタの回路では、スイッチのオン抵抗を十分に小さくする必要性に係る記載が開示されている。これは、オン抵抗が大きければ大きいほど各共振器のQ値が低下し、したがってフィルタの通過損失が増加するからである。

20

【先行技術文献】

【非特許文献】

【0006】

【非特許文献1】Ryosuke KOBAYASHI, Takumi KATO, Kazuhiro AZUMA, Yasushi YAMAOKA, 「Design and Fabrication of Three - Bit Reconfigurable Bandpass Filter Using Branch - Line Type Variable Resonator」、IEICE Transactions on Electronics, Vol. E98 - C、2015年7月発行、pp. 636 - 643

30

【非特許文献2】今井祐介、加田ゆうき、山尾泰、「SHF帯3ビットリコンフィギャラブル帯域阻止フィルタ」、電子情報通信学会2017大会C02 - 45、2017年3月発行

【非特許文献3】阿久津直人、山尾泰、「リコンフィギャラブルBPFにおけるRFスイッチの寄生素子の影響」、電子情報通信学会2017総合大会C02 - 01、2017年3月発行

【発明の概要】

【発明が解決しようとする課題】

【0007】

よりコストが低い可変インピーダンス回路と、この可変インピーダンス回路を用いたフィルタおよび増幅器とを提供する。その他の課題と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

40

【課題を解決するための手段】

【0008】

以下に、(発明を実施するための形態)で使用される番号を用いて、課題を解決するための手段を説明する。これらの番号は、(特許請求の範囲)の記載と(発明を実施するための形態)との対応関係を明らかにするために付加されたものである。ただし、それらの番号を、(特許請求の範囲)に記載されている発明の技術的範囲の解釈に用いてはならない。

【0009】

50

一実施の形態によれば、可変インピーダンス回路(1)は、入力ノード(11)と、出力ノード(12)と、第1中間ノード(13)と、第2中間ノード(21)と、インピーダンス切替回路(30)と、制御回路(50)とを具備する。ここで、出力ノード(12)は、入力ノード(11)に電氣的に接続されている。第1中間ノード(13)は、入力ノード(12)および出力ノード(12)の間に電氣的に接続されている。第2中間ノード(21)は、第1中間ノード(13)に電氣的に接続されている。インピーダンス切替回路(30)は、第2中間ノード(21)に電氣的に接続されている。制御回路(50)は、インピーダンス切替回路(30)のインピーダンスを調整する。インピーダンス切替回路(30)は、複数の容量性回路(31)と、複数のスイッチ(32)とを具備する。ここで、複数の容量性回路(31)は、第2中間ノード(21)に電氣的に、かつ、個別に遮断可能に、かつ、互いに並列に接続されている。複数のスイッチ(32)は、第2中間ノード(21)および複数の容量性回路(31)の間にそれぞれ電氣的に接続されている。複数の容量性回路(31)は、少なくともそのひとつが他とは異なる容量を有する。複数のスイッチ(32)は、少なくともそのひとつが他とは異なるオン抵抗を有する。複数の容量性回路(31)のうちで、複数のスイッチ(32)の側から見て最も小さなインピーダンスを有する容量性回路(31C)は、複数のスイッチ(32)のうちで最も小さいオン抵抗を有するスイッチ(32C)を介して中間ノード(21)に接続されている。制御回路(50)は、複数のスイッチ(32)のそれぞれにおける導通状態および遮断状態を個別に切り替えることでインピーダンス切替回路(30)のインピーダンスを調整する。

10

20

【発明の効果】

【0010】

前記一実施の形態によれば、可変インピーダンス回路に用いるスイッチのオン抵抗を、そのスイッチによって接続される回路または伝送線路をスイッチ側から見たインピーダンスに応じて異なる値に設定することで、全てのスイッチのオン抵抗が同じ値である場合と比較して、スイッチの合計サイズを小さくしてコストを低減することが出来、またはスイッチの合計サイズを拡大せずに効率を向上することで同じ性能を有する可変インピーダンス回路と比較してコストを低減することが出来る。

【図面の簡単な説明】

【0011】

【図1】図1は、一実施形態による可変インピーダンス回路の一構成例を示す回路図である。

30

【図2】図2は、一実施形態によるバンドパスフィルタの一構成例を示す回路図である。

【図3A】図3Aは、図2のバンドパスフィルタの挿入損失をシミュレーションするために用いた回路の一構成例を示す回路図である。

【図3B】図3Bは、第1の構成によるバンドパスフィルタの挿入損失をシミュレーションした結果の一例を示すグラフである。

【図3C】図3Cは、第2の構成によるバンドパスフィルタの挿入損失をシミュレーションした結果の一例を示すグラフである。

【図3D】図3Dは、図3Bおよび図3Cに示したシミュレーション結果を比較するグラフである。

40

【図4】図4は、一実施形態によるノッチフィルタの一構成例を示す回路図である。

【図5】図5は、一実施形態による増幅器の一構成例を示す回路図である。

【発明を実施するための形態】

【0012】

添付図面を参照して、本発明による可変インピーダンス回路、フィルタおよび増幅器を実施するための形態を以下に説明する。

【0013】

(第1実施形態)

図1は、一実施形態による可変インピーダンス回路1Aの一構成例を示す回路図である

50

。

【 0 0 1 4 】

(構成要素)

図 1 の可変インピーダンス回路 1 A の構成要素について説明する。図 1 の可変インピーダンス回路 1 A は、入力ノード 1 1 と、出力ノード 1 2 と、中間ノード 1 3 と、インピーダンス回路 1 4 および 1 5 と、中間ノード 2 1 と、伝送線路 2 2 と、インピーダンス切替回路 3 0 と、伝送線路 4 2 と、制御回路 5 0 とを備える。インピーダンス切替回路 3 0 は、容量性回路 3 1 A ~ 3 1 C と、スイッチ 3 2 A ~ 3 2 C とを備える。なお、制御回路 5 0 は、インピーダンス切替回路 3 0 の一部として構成されても良い。また、伝送線路 2 2 は、省略可能であり、その場合は中間ノード 1 3 および 2 1 を一体化しても良いし、短絡しても良い。

10

【 0 0 1 5 】

それぞれを区別する必要が無い場合には、容量性回路 3 1 A ~ 3 1 C を単に容量性回路 3 1 と記し、同様にスイッチ 3 2 A ~ 3 2 C を単にスイッチ 3 2 と記す。

【 0 0 1 6 】

図 1 の構成例では、容量性回路 3 1 およびスイッチ 3 2 の総数はそれぞれ 3 である。ただし、この総数はあくまでも一例にすぎず、2 以上の他の整数であっても良い。なお、後述するように、容量性回路 3 1 およびスイッチ 3 2 は一対一で対応するように接続されるので、それぞれの総数は同じであることが好ましい。

【 0 0 1 7 】

容量性回路 3 1 のそれぞれは、例えば、所定の長さを有し、かつ、端部が開放された伝送線路であっても良いし、所定の容量を有し端部が接地されたキャパシタであっても良い。言い換えれば、所望する特性を有する容量性回路 3 1 を伝送線路として構成することが困難である場合に、これを同じ特性を有するキャパシタに置き換えても良い。容量性回路 3 1 を伝送線路として構成することが困難である場合として、例えば、その寸法が非常に小さい場合などが挙げられる。

20

【 0 0 1 8 】

ここでは、全ての容量性回路 3 1 を、端部が開放された伝送線路として構成している場合について説明する。

【 0 0 1 9 】

容量性回路 3 1 A、3 1 B および 3 1 C としての伝送線路の長さをそれぞれ l_{21} 、 l_{22} および l_{23} と置く。また、伝送線路 4 2 の長さを l_1 と置く。伝送線路 2 2 の長さを l_{20} と置く。ただし、伝送線路 2 2 を省略した場合は、以下の説明において伝送線路 2 2 の長さ $l_{20} = 0$ として読み替えることが出来る。

30

【 0 0 2 0 】

スイッチ 3 2 のそれぞれは、例えば、トランジスタまたはダイオードなどの半導体素子を用いて構成しても良い。このとき、複数のスイッチ 3 2 を、複数のトランジスタまたは複数のダイオードがワンチップ化された半導体素子で構成しても良い。複数のトランジスタまたは複数のダイオードをワンチップ化することで、回路上の実装面積を節約出来たり、または、実装面積が同じであればスイッチとして動作する際のオン抵抗を低減出来たり、などの作用効果が得られることが知られている。これらの作用効果は、効率の向上およびコストの低減につながる。

40

【 0 0 2 1 】

(接続関係)

図 1 の可変インピーダンス回路 1 A の構成要素の接続関係について説明する。出力ノード 1 2 は、入力ノード 1 1 に電氣的に接続されている。中間ノード 1 3 は、入力ノード 1 1 および出力ノード 1 2 の間に、電氣的に接続されている。中間ノード 2 1 は、中間ノード 1 3 に、電氣的に接続されている。伝送線路 2 2 は、中間ノード 1 3 および中間ノード 2 1 の間に、電氣的に接続されている。インピーダンス切替回路 3 0 は、中間ノード 2 1 に、電氣的に接続されている。インピーダンス回路 1 4 は、入力ノード 1 1 および中間ノ

50

ード13の間に、電氣的に接続されている。インピーダンス回路15は、中間ノード13および出力ノード12の間に、電氣的に接続されている。伝送線路42の一端は、中間ノード13に電氣的に接続されている。伝送線路42の他端は、グラウンド41に接地されていても良いし、解放されていても良い。伝送線路42の他端が設置されている場合は、インピーダンス切替回路30、伝送線路22および伝送線路42の集合体は、4分の1波長共振器として動作する。また、伝送線路42の他端が開放されている場合は、インピーダンス切替回路30、伝送線路22および伝送線路42の集合体は、2分の1波長共振器として動作する。ここで、伝送線路22は、中間伝送線路と呼んでも良い。また、伝送線路42は、端部伝送線路と呼んでも良い。

【0022】

容量性回路31Aは、スイッチ32Aを介して、中間ノード21に、電氣的に接続されている。ここで、容量性回路31Aおよび中間ノード21は、スイッチ32Aによって遮断可能に接続されている。また、スイッチ32Aの制御端には、制御回路50の出力が電氣的に接続されている。

【0023】

一例として、容量性回路31Aが伝送線路で構成されており、かつ、スイッチ32Aがトランジスタで構成されている場合の接続関係についてより詳細に説明する。この場合は、中間ノード21にはトランジスタのソースまたはドレインの一方が電氣的に接続されている。トランジスタのソースまたはドレインの他方には伝送線路の一端が電氣的に接続されている。伝送線路の他端は開放されている。トランジスタのゲートには制御回路50の出力が接続されている。

【0024】

容量性回路31Bおよびスイッチ32Bに係る接続関係と、容量性回路31Cおよびスイッチ32Cに係る接続関係とは、それぞれ、容量性回路31Aおよびスイッチ32Aに係る接続関係と同様であるので、さらなる詳細な説明を省略する。

【0025】

(動作)

図1の可変インピーダンス回路1Aの動作について説明する。

【0026】

まず、制御回路50が、3つのスイッチ32のそれぞれを導通状態または遮断状態に設定するために、3つの制御信号を生成する。ここで、制御回路50が生成する制御信号の総数は、スイッチ32の総数に等しいことが好ましい。

【0027】

制御回路50は、外部から受信する所定の信号に応じてこれらの制御信号を生成しても良い。また、制御回路50は、プログラムを格納するメモリと、このプログラムを実行する演算装置とを備えていて、このプログラムの演算結果に応じてこれらの制御信号を生成しても良い。

【0028】

次に、スイッチ32のそれぞれが、これらの制御信号に応じて、導通状態または遮断状態になる。その結果、容量性回路31のそれぞれにおいて、中間ノード21に導通している状態か、中間ノード21から遮断されている状態かが切り替わり、インピーダンス切替回路30全体としてのインピーダンスが切り替わる。ここで、インピーダンス切替回路30のインピーダンスが取り得る値は、最大で2の3乗 = 8通りある。

【0029】

インピーダンス切替回路30全体としてのインピーダンスが切り替わることで、可変インピーダンス回路1A全体としてのインピーダンスが切り替わる。可変インピーダンス回路1Aのうち、インピーダンス切替回路30以外の構成要素については、インピーダンスが固定されているので、可変インピーダンス回路1A全体としてのインピーダンスが取り得る値も、最大で2の3乗 = 8通り存在する。

【0030】

10

20

30

40

50

(インピーダンスの値)

可変インピーダンス回路 1 A 全体としてのインピーダンスは、可変インピーダンス回路 1 A に含まれる全ての伝送線路の長さの総和と同じ長さを有する一本の伝送線路のインピーダンスに近似できる。この近似について説明する。

【0031】

図 1 に示した容量性回路 3 1 A ~ 3 1 C としての 3 本の伝送線路のうち、容量性回路 3 1 A および 3 1 B としての 2 本の伝送線路が中間ノード 2 1 に導通しており、残る容量性回路 3 1 C としての伝送線路は中間ノード 2 1 から遮断されている場合を考える。容量性回路 3 1 A および 3 1 B としての伝送線路の長さは、それぞれ、 l_{21} および l_{22} である。容量性回路 3 1 A および 3 1 B のインピーダンスを、それぞれ、 Z_{21} および Z_{22} と置く。中間ノード 2 1 から見て、容量性回路 3 1 A および 3 1 B は並列に接続されているので、容量性回路 3 1 A および 3 1 B の全体としてのインピーダンス Z は、

$$Z = Z_{21} \cdot Z_{22} / (Z_{21} + Z_{22}) \quad (1)$$

である。

【0032】

一般的に、先端開放伝送線路のインピーダンス Z_{op} は、その長さ l の関数として表すことが出来る。

$$Z_{op} = Z_0 / (j \cdot \tan(\beta \cdot l)) \quad (2)$$

ここで、「 Z_0 」は特性インピーダンスであり、「 j 」は虚数であり、「 β 」は位相定数である。

【0033】

位相定数 β は、以下のように定義される。

$$\beta = (2\pi / \lambda_g) = (2\pi \cdot \epsilon_r \cdot f) / c \quad (3)$$

ここで、「 λ 」は円周率であり、「 λ_g 」は伝送線路に印加される信号の波長であり、「 ϵ_r 」は伝送線路が形成されている誘電体基板の実効誘電率であり、「 f 」は伝送線路に印加される信号の周波数であり、「 c 」は光速である。

【0034】

上記の式 (1) ~ (3) から、下記の式 (4) が得られる。

$$Z = Z_0 / (j \cdot (\tan(\beta \cdot l_{21}) + \tan(\beta \cdot l_{22}))) \quad (4)$$

【0035】

上記の式 (4) の分母は、下記の式 (5) の様に変形出来る。

$$j \cdot (\tan(\beta \cdot l_{21}) + \tan(\beta \cdot l_{22})) = j \cdot (\tan(\beta \cdot l_{21}) + \tan(\beta \cdot l_{22})) (1 - \tan(\beta \cdot l_{21}) \cdot \tan(\beta \cdot l_{22})) \quad (5)$$

【0036】

ここで、伝送線路の長さ l_{21} および l_{22} がともに 4 分の 1 波長よりも十分に短い場合は、下記の式 (6) が得られる。

$$\tan(\beta \cdot l_{21}) \cdot \tan(\beta \cdot l_{22}) \ll 1 \quad (6)$$

【0037】

上記の式 (5) および (6) から、下記の式 (7) が得られる。

$$\tan(\beta \cdot l_{21}) + \tan(\beta \cdot l_{22}) \approx \tan(\beta \cdot (l_{21} + l_{22})) \quad (7)$$

【0038】

上記の式 (7) を上記の式 (4) に入れて、上記の式 (2) と比較すると、2 本の伝送線路が並列に接続されたノードのインピーダンスが、2 本の伝送線路の長さの総和に等しい長さを有する 1 本の伝送線路だけが接続されたノードのインピーダンスに近似出来ることが分かる。ただし、この近似は、前述のとおり、各伝送線路の長さがいずれも 4 分の 1 波長よりも十分に短い場合に有効である。十分に短いと判断する基準としては、上記の式 (5) における 2 つの正接関数の積が 1 よりも十分に小さいことが挙げられる。したがって、一例として、2 つの正接関数の積が好ましくは 10 % 以下であり、より好ましくは 5 % 以下であれば、近似が有効と考えられる。

10

20

30

40

50

【 0 0 3 9 】

同様に、中間ノード 2 1 に並列に接続されている伝送線路の総数が 3 以上であっても、それぞれの伝送線路の長さがいずれも 4 分の 1 波長よりも十分に短い場合は、上記の近似が有効となる。その結果、インピーダンス切替回路 3 0 のインピーダンスは、中間ノード 2 1 に並列に接続されている全ての伝送線路の長さの総和に等しい長さを有する 1 本の伝送線路だけが接続された中間ノード 2 1 のインピーダンスに近似できる。

【 0 0 4 0 】

この近似により、容量性回路 3 1 A ~ 3 1 C としての 3 本の伝送線路のそれぞれの長さを適宜に設定することで、最大で 8 通りの異なる長さを有する 1 本の伝送線路としてインピーダンス切替回路 3 0 を動作させられることが分かる。言い換えれば、インピーダンス切替回路 3 0 の共振周波数は、制御回路 5 0 によって適宜に制御されることで、最大で 8 通りの異なる値に切り替え可能である。

【 0 0 4 1 】

インピーダンス切替回路 3 0 の共振周波数を切り替えて得られる値の分布をなるべく均一化したい、という観点から、3 本の伝送線路の幅が同一であれば、これらの長さの比率 l_{21} 対 l_{22} 対 l_{23} を、例えば 1 対 2 対 4 に設定しても良い。

【 0 0 4 2 】

(スイッチのオン抵抗)

ここで、可変インピーダンス回路 1 A のコストを低減することについて考える。可変インピーダンス回路 1 A のコストには、設計に係るコスト、製造に係るコスト、動作に係るコスト、などが含まれる。通常は、設計に係るコストの観点から、同一モデルとして大量生産される部品がスイッチ 3 2 として使用される。しかし、本実施形態では、動作に係るコストを優先し、スイッチ 3 2 A、3 2 B および 3 2 C として、特性がそれぞれ異なるスイッチをあえて使用する。

【 0 0 4 3 】

一般的に、スイッチ 3 2 にはオン抵抗が存在する。オン抵抗とは、スイッチ 3 2 が導通状態にあっても両端部の間に存在する抵抗である。スイッチ 3 2 が導通状態であっても、両端部の間に電流が流れれば、オン抵抗によってジュール熱が生じ、結果的に可変インピーダンス回路 1 A を用いるフィルタや増幅器の効率が低下してしまう。特に、図 1 の可変インピーダンス回路 1 A では 3 つのスイッチ 3 2 が用いられており、後述する図 2 のバンドパスフィルタ 1 B では 6 つのスイッチ 3 2 が用いられているので、スイッチ 3 2 のオン抵抗の影響は非常に大きいと言える。

【 0 0 4 4 】

一般的に、オン抵抗の低減と、製造に係るコストの低減とは、トレードオフの関係にある。すなわち、スイッチ 3 2 としてトランジスタを用いる場合、オン抵抗はトランジスタのゲート幅に依存し、ゲート幅が広ければ広いほどオン抵抗は小さい。また、スイッチ 3 2 としてダイオードを用いる場合は、オン抵抗はダイオードの P N または P I N 接合界面の面積に依存し、接合界面が広ければ広いほどオン抵抗は小さい。しかし、トランジスタのゲート幅をより広くすることも、ダイオードの接合界面をより広くすることも、半導体チップの大型化に繋がるので、結果的に可変インピーダンス回路 1 A の製造コストが上昇してしまう。

【 0 0 4 5 】

そこで、発明者は、インピーダンス切替回路 3 0 のスイッチ 3 2 のオン抵抗を、そのスイッチ 3 2 を介して中間ノード 2 1 に接続される容量性回路 3 1 としての伝送線路をスイッチ 3 2 の側から見たインピーダンスに応じて異なる値に設定することを提案する。こうすることで、全てのスイッチ 3 2 のオン抵抗を同じ値に設定する場合と比較して、インピーダンス切替回路 3 0 に含まれるスイッチ 3 2 の合計サイズを小さくすることが出来、したがって製造および動作に係るコストを低減することが出来る。なお、ここではインピーダンス切替回路 3 0 で切り替え可能なインピーダンスが取り得る複数の値が使用される確率が実質的に同じであることを前提にしていることに注目されたい。

【 0 0 4 6 】

具体的には、中間ノード 2 1 に接続されている複数の容量性回路 3 1 のうち、スイッチ 3 2 の側から見たインピーダンスが最小である容量性回路 3 1 を、オン抵抗が最小であるスイッチ 3 2 で中間ノード 2 1 に接続する。図 1 の構成例では、最も長い伝送線路で構成される容量性回路 3 1 C を中間ノード 2 1 に接続するスイッチ 3 2 C のオン抵抗を最小にする。スイッチ 3 2 C のオン抵抗を最小にすれば、スイッチ 3 2 C の実装面積は他のスイッチ 3 2 よりも広くなってしまふので、その分、残るスイッチ 3 2 A および 3 2 B においては実装面積が小さくなり、オン抵抗は大きくなる。言い換えれば、スイッチ 3 2 の側から見たインピーダンスがより小さな容量性回路 3 1 に、オン抵抗がより小さいスイッチ 3 2 を組み合わせ、反対に、スイッチ 3 2 の側から見たインピーダンスがより大きな容量性回路 3 1 に、オン抵抗がより大きいスイッチ 3 2 を組み合わせることで、可変インピーダンス回路 1 A の全体的なコストが下がり、可変インピーダンス回路 1 A を用いるフィルタまたは増幅器の効率が向上する。ここで、複数のスイッチ 3 2 のオン抵抗は、必ずしもそれぞれ異ならなくても良い。言い換えれば、複数のスイッチ 3 2 は、少なくともその一つが他とは異なるオン抵抗を有していれば良い。

10

【 0 0 4 7 】

オン抵抗が異なる複数のスイッチ 3 2 を用いることによる作用効果のシミュレーション結果については、次のバンドパスフィルタ 1 B に係る実施形態として具体的に説明する。

【 0 0 4 8 】

発明者は、さらに、これらのスイッチ 3 2 を、単独の半導体装置としてワンチップ化することを提案する。こうすることで、半導体装置としての実装面積が同じであれば、ゲート幅がより広いトランジスタを実現出来、または接合界面がより広いダイオードを実現出来、すなわちオン抵抗に係るコストをさらに低減することが出来る。

20

【 0 0 4 9 】

(第 2 実施形態)

図 1 に示した第 1 実施形態による可変インピーダンス回路 1 A を 2 段縦続接続することで、バンドパスフィルタ 1 B が得られる。図 2 は、一実施形態によるバンドパスフィルタ 1 B の一構成例を示す回路図である。なお、図 2 のバンドパスフィルタ 1 B も、広義の可変インピーダンス回路と呼ぶことが出来る。

【 0 0 5 0 】

(構成要素)

図 2 のバンドパスフィルタ 1 B の構成要素について説明する。図 2 の左側の約半分に注目すると、図 1 の可変インピーダンス回路 1 A と同じ構成であるので、この部分についてはさらなる詳細な説明を省略する。また、図 2 の右側の約半分に注目すると、符号の区別を無視すれば、これも図 1 の可変インピーダンス回路 1 A と同じ構成である。ここでは、図 2 のバンドパスフィルタ 1 B の構成が、図 1 の可変インピーダンス回路 1 A に別の可変インピーダンス回路を付け足したものとして表現できる、という観点から構成の説明を続ける。

30

【 0 0 5 1 】

図 2 のバンドパスフィルタ 1 B は、図 1 の可変インピーダンス回路 1 A の各構成要素に加えて、中間ノード 1 6 および 2 3 と、インピーダンス回路 1 7 と、伝送線路 2 4 および 4 4 と、インピーダンス切替回路 6 0 とを備える。伝送線路 2 4 および 4 4 は、その寸法やインピーダンスの観点から、伝送線路 2 2 および 4 2 とそれぞれ同様に構成されていることが好ましい。なお、伝送線路 2 2 を省略した場合は、伝送線路 2 4 も省略されるべきであり、この場合は中間ノード 1 6 および 2 3 を一体化しても良いし、短絡しても良い。

40

【 0 0 5 2 】

インピーダンス切替回路 6 0 は、インピーダンス切替回路 3 0 と同様に、容量性回路 6 1 A ~ 6 1 C と、スイッチ 6 2 A ~ 6 2 C とを備える。インピーダンス切替回路 6 0 も、インピーダンス切替回路 3 0 と同様に、容量性回路 6 1 A ~ 6 1 C およびスイッチ 6 2 A ~ 6 2 C を備えている。インピーダンス切替回路 3 0 は、その寸法や、インピーダンスの

50

値や、インピーダンスを切り替える動作などの観点から、インピーダンス切替回路 30 と同様に構成されていることが好ましい。言い換えれば、容量性回路 61A ~ 61C は、それぞれ、容量性回路 31A ~ 31C と同様に構成されていることが好ましく、スイッチ 62A ~ 62C も、それぞれ、スイッチ 32A ~ 32C と同様に構成されていることが好ましい。

【0053】

(接続関係)

図 2 のバンドパスフィルタ 1B の構成要素の接続関係について説明する。中間ノード 16 は、インピーダンス回路 15 の出力ノード 12 側端部と、出力ノード 12 との間に、電氣的に接続されている。インピーダンス回路 17 は、中間ノード 16 と、出力ノード 12 との間に、電氣的に接続されている。中間ノード 23 は、中間ノード 16 に、電氣的に接続されている。伝送線路 24 は、中間ノード 16 および中間ノード 23 の間に電氣的に接続されている。伝送線路 44 の一端は、中間ノード 16 に電氣的に接続されている。伝送線路 44 の他端は、グラウンド 43 に接地されていても良いし、解放されていても良い。伝送線路 44 の他端が設置されている場合は、インピーダンス切替回路 60、伝送線路 24 および伝送線路 44 の集合体は、4分の1波長共振器として動作する。また、伝送線路 44 の他端が開放されている場合は、インピーダンス切替回路 60、伝送線路 24 および伝送線路 44 の集合体は、2分の1波長共振器として動作する。ここで、伝送線路 24 は、中間伝送線路と呼んでも良い。また、伝送線路 44 は、端部伝送線路と呼んでも良い。なお、バンドパスフィルタ 1B としては、インピーダンス切替回路 60、伝送線路 24 および伝送線路 44 の集合体が、インピーダンス切替回路 30、伝送線路 22 および伝送線路 42 の集合体と同様に構成されて、かつ、同様に動作することが好ましい。したがって、伝送線路 44 の他端は、伝送線路 42 の他端と同様に構成されていることが好ましい。

【0054】

制御回路 50 の出力は、スイッチ 62A ~ 62C のそれぞれにおける制御端にも接続されている。ここで、スイッチ 62A は、スイッチ 32A と連動して動作することが好ましいので、制御回路 50 が有する複数の出力のうち、同じ第 1 出力が、スイッチ 32A およびスイッチ 62A の制御端に共通接続されていても良い。同様に、制御回路 50 の第 2 出力が、スイッチ 32B およびスイッチ 62B の制御端に共通接続されて、かつ、制御回路 50 の第 3 出力がスイッチ 32C およびスイッチ 62C の制御端に共通接続されていても良い。

【0055】

(動作)

図 2 のバンドパスフィルタ 1B の動作について説明する。図 1 の可変インピーダンス回路 1A の場合と同様に、まず、制御回路 50 が制御信号を生成して、スイッチ 32 およびスイッチ 62 に向けて送信する。次に、スイッチ 32 が制御信号を受信して、中間ノード 21 および容量性回路 31 の間の導通状態または遮断状態を、受信した制御信号に応じて切り替える。同様に、スイッチ 62 も制御信号を受信して、中間ノード 23 および容量性回路 61 の間の導通状態または遮断状態を、受信した制御信号に応じて切り替える。

【0056】

インピーダンス切替回路 30 の切り替え後のインピーダンスと、インピーダンス切替回路 60 の切り替え後のインピーダンスとは、一致することが好ましい。その結果、図 2 の可変インピーダンス回路は、入力ノード 11 および出力ノード 12 の間でバンドパスフィルタ 1B として動作する。

【0057】

(シミュレーション)

発明者は、図 2 のバンドパスフィルタ 1B の挿入損失 ($|S_{21}|$) を、第 1 の場合および第 2 の場合についてコンピュータシミュレーションで算出し、それらの比較を行った。ここで、第 1 の場合とは、スイッチ 32 およびスイッチ 62 として、全て同じオン抵抗を有するトランジスタを用いた場合である。また、第 2 の場合とは、よりインピーダンス

10

20

30

40

50

が小さな容量性回路 3 1 および 6 1 に、より小さいオン抵抗を有するトランジスタをスイッチ 3 2 および 6 2 として用いた場合である。

【 0 0 5 8 】

なお、このコンピュータシミュレーションでは、3つの容量性回路 3 1 として用いられる伝送線路の長さの比率 l_{21} 対 l_{22} 対 l_{23} を、1 対 2 対 3 に設定した。

【 0 0 5 9 】

図 3 A は、図 2 のバンドパスフィルタ 1 B の挿入損失をシミュレーションするために用いた回路の一構成例を示す回路図である。図 3 A の回路は、図 2 のバンドパスフィルタ 1 B に、以下の変更を加えたものに等しい。すなわち、入力ノード 1 1 と、グランドとの間に、電源 V_{in} および抵抗 R_{in} が、直列に接続されている。また、出力ノード 1 2 と、グランドとの間に、抵抗 R_{out} が接続されている。

10

【 0 0 6 0 】

図 3 B は、第 1 の構成によるバンドパスフィルタ 1 B の挿入損失をシミュレーションした結果の一例を示すグラフである。図 3 B のグラフには、第 1 のグラフ G 1 1 ~ 第 8 のグラフ G 1 8 が描かれている。第 1 のグラフ G 1 1 ~ 第 8 のグラフ G 1 8 は、インピーダンス切替回路 3 0 のスイッチ 3 2 の状態を切り替えて得られる、バンドパスフィルタ 1 B の通過帯域の中心周波数にそれぞれ対応している。以降、これらの中心周波数を、 $f_1 \sim f_8$ と記す。

【 0 0 6 1 】

図 3 C は、第 2 の構成によるバンドパスフィルタ 1 B の挿入損失をシミュレーションした結果の一例を示すグラフである。図 3 C のグラフには、第 1 のグラフ G 2 1 ~ 第 8 のグラフ G 2 8 が描かれている。第 1 のグラフ G 2 1 ~ 第 8 のグラフ G 2 8 は、それぞれ、上記の中心周波数 $f_1 \sim f_8$ にそれぞれ対応している。

20

【 0 0 6 2 】

図 3 D は、図 3 B および図 3 C に示したシミュレーション結果を比較するグラフである。図 3 D のグラフには、第 1 のグラフ G 1 0 および第 2 のグラフ G 2 0 が描かれている。第 1 のグラフ G 1 0 は、図 3 B で周波数 $f_1 \sim f_8$ にそれぞれ対応するグラフ G 1 1 ~ G 1 8 の、通過帯域の中心周波数における挿入損失 ($|S_{21}|$) の値を示している。同様に、第 2 のグラフ G 2 0 は、図 3 C で周波数 $f_1 \sim f_8$ にそれぞれ対応するグラフ G 2 1 ~ G 2 8 の、通過帯域の中心周波数における挿入損失 ($|S_{21}|$) の値を示している。

30

【 0 0 6 3 】

図 3 D のグラフによれば、低い周波数 $f_1 \sim f_4$ では、第 2 のグラフ G 2 0 が第 1 のグラフ G 1 0 を大きく下回っていることが分かる。反対に、高い周波数 $f_5 \sim f_8$ では、第 1 のグラフ G 1 0 が第 2 のグラフ G 2 0 を小さく下回り、または第 1 のグラフ G 1 0 および第 2 のグラフ G 2 0 がほぼ重なっていることが分かる。

【 0 0 6 4 】

低い周波数 $f_1 \sim f_4$ における比較結果について説明する。周波数がより低いことは、伝送線路の実質的な長さがより長いことを表している。すなわち、低い周波数 $f_1 \sim f_4$ では、容量性回路 3 1 としての伝送線路の中で最も長い容量性回路 3 1 C が、中間ノード 2 1 に導通している。そして、第 2 のグラフ G 2 0 に対応する第 2 の場合のインピーダンス切替回路 3 0 では、最も長い容量性回路 3 1 C を中間ノード 2 1 に接続するスイッチ 3 2 C が、スイッチ 3 2 の中で最も小さいオン抵抗を有している。つまり、低い周波数 $f_1 \sim f_4$ において、第 2 のグラフ G 2 0 が第 1 のグラフ G 1 0 を大きく下回っていることは、伝送線路が最も長い容量性回路 3 1 C に、最も小さいオン抵抗を有するスイッチ 3 2 C が接続される構成が、挿入損失を低減するためには有効であることを示している。

40

【 0 0 6 5 】

高い周波数 $f_5 \sim f_8$ における比較結果について説明する。低い周波数の場合とは反対に、高い周波数 $f_5 \sim f_8$ では、伝送線路が最も長い容量性回路 3 1 C が中間ノード 2 1 から遮断されており、残る容量性回路 3 1 A または 3 1 B だけが中間ノード 2 1 に導通され得る。そして、第 2 のグラフ G 2 0 に対応する第 2 の場合のインピーダンス切替回路 3

50

0では、容量性回路31Aおよび31Bを中間ノード21にそれぞれ接続するスイッチ32Aおよび32Bは、スイッチ32Cと比較して、オン抵抗が大きい。その為、図3Dの例では特に周波数 f_5 において、第1の場合の挿入損失が第2の場合の挿入損失を下回るという逆転現象が起こっている。

【0066】

それでも、周波数 $f_1 \sim f_8$ の全体としては、オン抵抗が異なる複数種類のスイッチ32をあえて用い、その中で最も低いオン抵抗を有するスイッチ32を伝送線路が最も長い容量性回路31に接続する構成を採用することによって、挿入損失を低減する効果が得られていることが分かる。なお、この作用効果は、最も高いオン抵抗を有するスイッチ32を伝送線路が最も短い容量性回路31に接続することでさらに向上する。

10

【0067】

(第3実施形態)

図4は、一実施形態によるノッチフィルタ1Cの一構成例を示す回路図である。

【0068】

図4のノッチフィルタ1Cの構成について説明する。図4のノッチフィルタ1Cは、図1の可変インピーダンス回路1Aから、伝送線路42と、インピーダンス回路14および15とを取り除き、入力ノード11および出力ノード12を中間ノード13に短絡したものに等しい。なお、伝送線路22も省略可能であり、その場合には中間ノード13および21を一体化しても良いし、短絡しても良い。

【0069】

なお、図4のノッチフィルタ1Cも、インピーダンス切替回路30を備えているので、広義の可変インピーダンス回路と呼ぶことが出来る。

20

【0070】

図4のノッチフィルタ1Cの動作について説明する。ノッチフィルタ1Cは、入力ノード11から入力する信号のうち、所定の周波数の成分を遮断し、残る成分を出力ノード12から出力する。ここで、所定の周波数とは、伝送線路22およびインピーダンス切替回路30の集合における共振周波数であり、この共振周波数は制御回路50の制御によって切り替え可能である。この切り替え動作については、図1の可変インピーダンス回路1Aの場合と同様であるので、さらなる詳細な説明を省略する。

【0071】

本実施形態によれば、遮断周波数を複数の値の間で切り替え可能なノッチフィルタ1Cを実現できる。

30

【0072】

(第4実施形態)

図5は、一実施形態による増幅器1Dの一構成例を示す回路図である。

【0073】

図5の増幅器1Dの構成について説明する。図5の増幅器1Dは、図4のノッチフィルタ1Cに、以下の変更を加えたものに等しい。すなわち、入力ノード11および中間ノード13の間に、入力側整合回路71および増幅回路72としてのトランジスタを電氣的に接続し、中間ノード13および出力ノード12の間に出力側整合回路75を電氣的に接続する。ここで、入力ノード11は、入力側整合回路71の入力に接続されており、入力側整合回路71の出力は増幅回路72としてのトランジスタのゲートに接続されている。トランジスタのソースまたはドレインの一方は、インダクタ73を介して電源 V_c に接続されており、トランジスタのソースまたはドレインの他方は、グラウンド74に接地されている。

40

【0074】

なお、図5の増幅器1Dも、インピーダンス切替回路30を備えているので、広義の可変インピーダンス回路と呼ぶことが出来る。

【0075】

図5の増幅器1Dの動作について説明する。増幅器1Dは、入力ノード11から入力す

50

る信号を増幅して出力ノード12から出力する。伝送線路22およびインピーダンス切替回路30の集合の共振周波数が、増幅する信号の周波数の2倍の値になるように、インピーダンス切替回路30のスイッチ32を制御する。こうすることで、2倍波に対してショートとなる整合を取ることが出来るので、結果的に増幅器1Dの高効率化が図れる。また、この2倍波の周波数は、制御回路50の制御によって切り替え可能である。この切り替え動作については、図1の可変インピーダンス回路1Aの場合と同様であるので、さらなる詳細な説明を省略する。

【0076】

本実施形態によれば、2倍波の周波数を複数の値の間で切り替え可能な高効率増幅器を実現することが出来る。

10

【0077】

以上、発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。また、前記実施の形態に説明したそれぞれの特徴は、技術的に矛盾しない範囲で自由に組み合わせることが可能である。

【符号の説明】

【0078】

- 1 A 可変インピーダンス回路
- 1 B バンドパスフィルタ
- 1 C ノッチフィルタ
- 1 D 増幅器
- 1 1 入力ノード
- 1 2 出力ノード
- 1 3 中間ノード
- 1 4 インピーダンス回路
- 1 5 インピーダンス回路
- 1 6 中間ノード
- 1 7 インピーダンス回路
- 2 1 中間ノード
- 2 2 伝送線路
- 2 3 中間ノード
- 2 4 伝送線路
- 3 0 インピーダンス切替回路
- 3 1、3 1 A、3 1 B、3 1 C 容量性回路
- 3 2、3 2 A、3 2 B、3 2 C スイッチ
- 4 1 グランド
- 4 2 伝送線路
- 4 3 グランド
- 4 4 伝送線路
- 5 0 制御回路
- 6 0 インピーダンス切替回路
- 6 1、6 1 A、6 1 B、6 1 C 容量性回路
- 6 2、6 2 A、6 2 B、6 2 C スイッチ
- 7 1 入力側整合回路
- 7 2 増幅回路
- 7 3 インダクタ
- 7 4 グランド
- 7 5 出力側整合回路
- G 1 0 ~ G 1 8、G 2 0 ~ G 2 8 グラフ
- R_{in} 抵抗

20

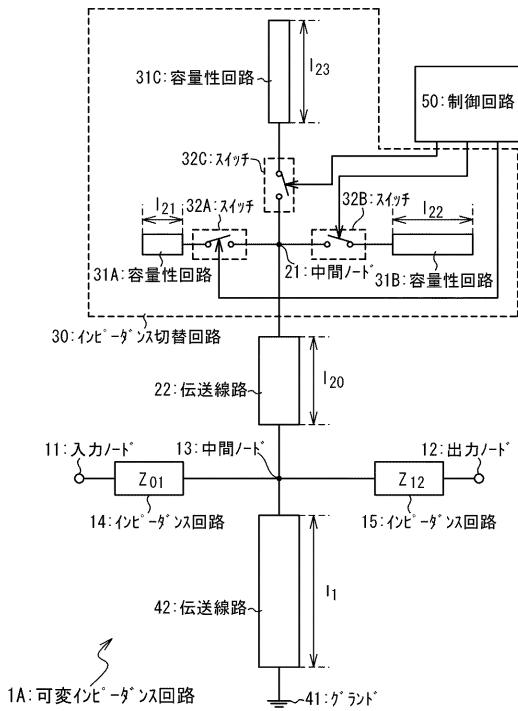
30

40

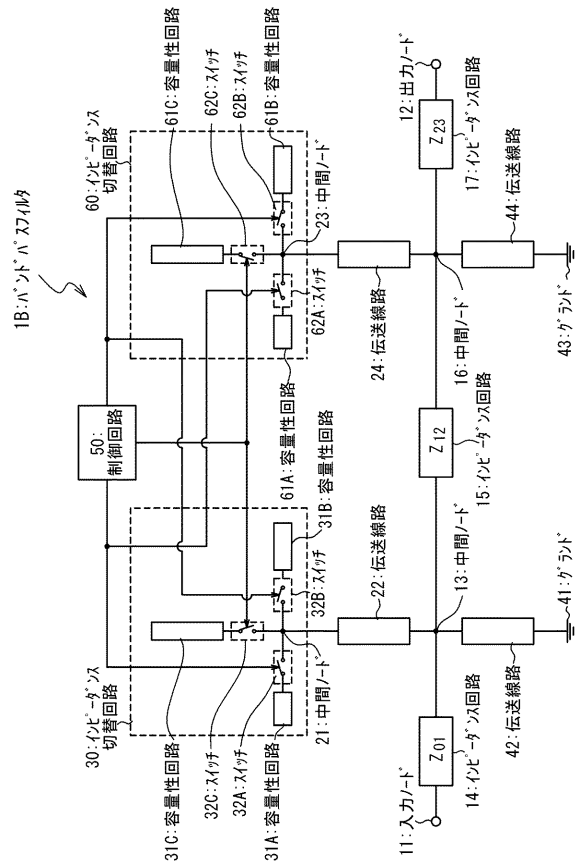
50

R_{out} 抵抗
 V_c 電源
 V_{in} 電源

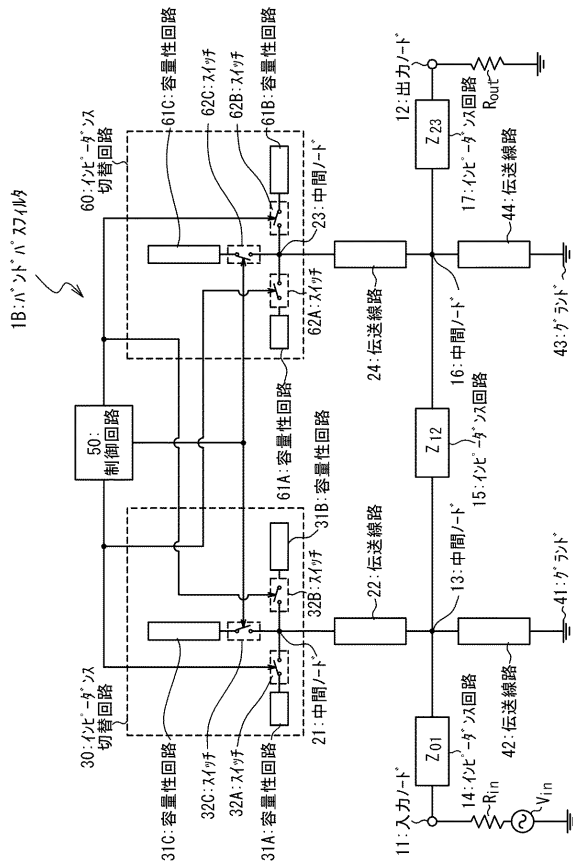
【図1】



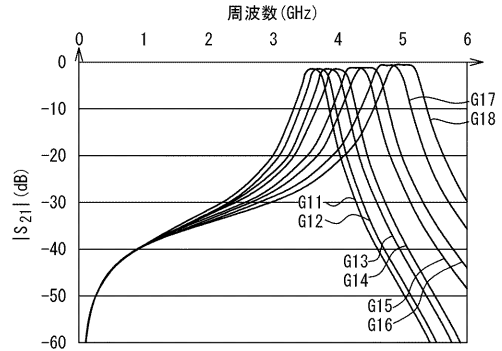
【図2】



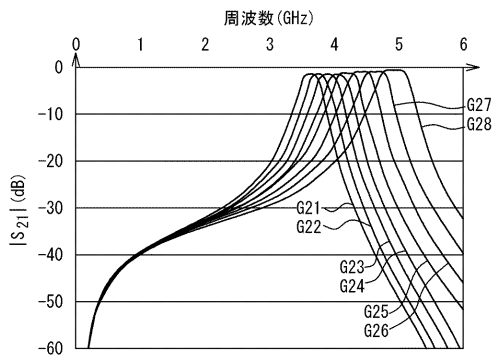
【図 3 A】



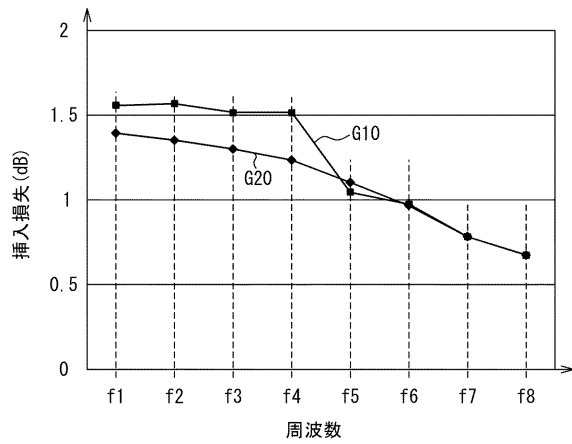
【図 3 B】



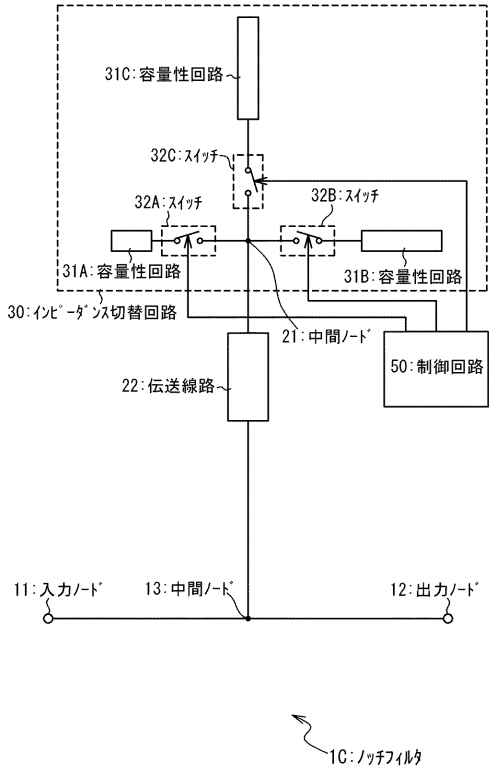
【図 3 C】



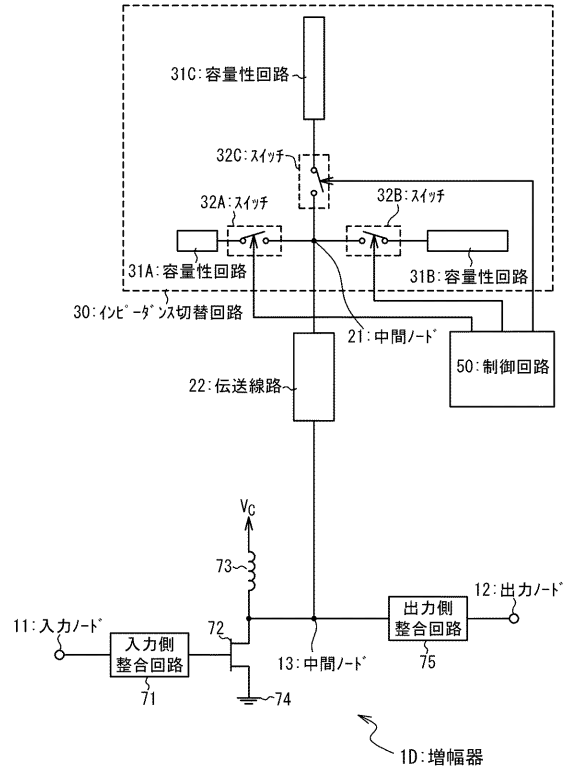
【図 3 D】



【 図 4 】



【 図 5 】



フロントページの続き

Fターム(参考) 5J024 AA03 BA11 BA18 CA09 EA03 KA03
5J500 AA01 AA04 AC61 AC98 AF18 AH09 AH33 AH39 AK29 AK68
AM21 AS13 AT01